

Best Available Copy

IDS Paper#9)

PATENT ABSTRACTS OF JAPANno selectors
of cl 23

(11)Publication number : 03-124110

(43)Date of publication of application : 27.05.1991

(51)Int.CI. H03H 17/02
 H03G 5/02
 H04R 3/04

(21)Application number : 01-262265

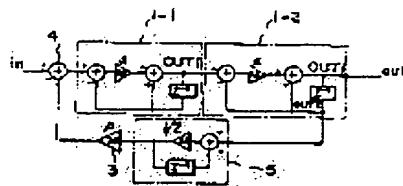
(71)Applicant : YAMAHA CORP

(22)Date of filing : 09.10.1989

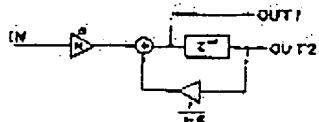
(72)Inventor : ANDOU TOKIHARU

(54) DIGITAL CONTROLLED FILTER**(57)Abstract:**

PURPOSE: To improve the filter characteristic and to facilitate how to use the filter by adopting a filter in which addition in a characteristic equation of an analog linear low pass filter is realized by an adder, subtraction is by subtractor, multiplication is by a multiplier and integration is realized by an accumulator and employing an insertion filter with a characteristic whose transmission gain is decreased at a frequency being a half of the sampling frequency for signal processing.



CONSTITUTION: A 2nd low pass filter 5 is constituted entirely the same as unit filters 1-1, 1-2 except that a coefficient α of a multiplier M is set to 1/2 and its cut-off frequency f_0 is set nearly to $f_s/4$. An output OUT 2 among outputs of the unit filter is inputted to a multiplier 3 via the 2nd low pass filter 5 and the multiplier 3 multiplies the input with a prescribed coefficient β . A subtractor 4 subtracts an output of the multiplier 3 from an input sample waveform signal and inputs the result to the unit filter 2. The filter characteristic is changed by varying the coefficient β .

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

平3-124110

⑩ Int. Cl.⁵

H 03 H 17/02
H 03 G 5/02
H 04 R 3/04

識別記号

庁内整理番号

L 8837-5J
D 8326-5J
8946-5D

⑪ 公開 平成3年(1991)5月27日

審査請求 未請求 請求項の数 4 (全7頁)

⑤ 発明の名称 デジタルコントロールドフィルタ

⑥ 特 願 平1-262265

⑦ 出 願 平1(1989)10月9日

⑧ 発 明 者 安藤 時 暖 静岡県浜松市中沢町10番1号 ヤマハ株式会社内

⑨ 出 願 人 ヤマハ株式会社 静岡県浜松市中沢町10番1号

⑩ 代 理 人 弁理士 伊東 哲也 外1名

明細書

1. 発明の名称

デジタルコントロールドフィルタ

を具備することを特徴とするデジタルコントロールドフィルタ。

2. 特許請求の範囲

(1) アナログ一次ローパスフィルタの特性式における加算を加算器に、減算を減算器に、乗算を乗算器に、積分を累算器に各々置換してなり動作時同一のカットオフ周波数を設定されるデジタル一次ローパスフィルタからなる単位フィルタであって複数個を級続接続したものと、

級続接続された終段の単位フィルタの出力に所定の係数を乗算する乗算器と、

入力信号から前記乗算器の出力を減算して級続接続された初段の単位フィルタに入力する加減算器と、

前記信号の標本化周波数の1/2の周波数において伝達ゲインが低下しており、前記複数個の単位フィルタ、乗算器および加減算器からなる閉ループ中に挿入された挿入フィルタと

(2) 前記挿入フィルタは、前記単位フィルタのカットオフ周波数より高くこの単位フィルタを動作させる標本化周波数の1/2の周波数より低いカットオフ周波数を設定されたデジタルローパスフィルタである請求項1記載のデジタルコントロールドフィルタ。

(3) 前記挿入フィルタは、前記乗算器および加減算器からなる帰還ループ中に挿入されている請求項1記載のデジタルコントロールドフィルタ。

(4) 前記単位フィルタは、1標本化周波数前のデータを表わす記号を Z^{-1} として

$$H(z) = \frac{\text{出力}}{\text{入力}} = \frac{a}{1 - (1 - a)Z^{-1}}$$

で表わされる伝達関数を前記特性式とするフィル

タである請求項2記載のデジタルコントロールドフィルタ。

3. 発明の詳細な説明

【産業上の利用分野】

この発明は、アナログ式のボルテージコントロールドフィルタと同様の特性と使い易さを持ったデジタルコントロールドフィルタに関する。

【従来技術】

アナログのミュージックシンセサイザ等では、第9図に示すようなVCF(ボルテージコントロールドフィルタ)が盛んに用いられる。ここで、各単位フィルタ1-1, 1-2, …, 1-nは、例えばCRのバシップ回路等を用いてカットオフ周波数を可変できるように構成された一次ローパスフィルタからなり、その低域通過伝達関数は、

$$H(s) = \frac{a}{a+s} \quad \dots \dots (1)$$

カットオフ周波数 f_c は、

第9図のアナログフィルタにおける単位フィルタの代わりに特開昭61-18212号に開示されたようなディジタル一次ローパスフィルタを用いその特性を制御可能なディジタルコントロールドフィルタを構成することを試みた。

第10図にその一例を示す。同図において、符号「+」は無印または+印の付された入力端へ入力されるデータを加算し-印の付された入力端へ入力されるデータを減算する加算器または減算器、Mは入力される信号に一定値(以下、係数という)を乗算する乗算器、 Z^{-1} は入力されるデータをサンプリングパルスの1周期(標本化周期)T遅延させる遅延回路である。また、各乗算器の上方に付された符号はその乗算器において信号に乗算する係数を示している。

同図において、単位フィルタであるディジタル一次ローパスフィルタ1-1, 1-2は、アナログ一次ローパスフィルタの特性式における加算を加算器に、減算を減算器に、乗算を乗算器に、積分を累算器に各々置換してなるもので、その低域通

$$f_c = \frac{a}{2\pi} \quad \dots \dots (2)$$

で表わされる。

また、帰還回路3および減算回路4は、継続接続された単位フィルタ1-1, 1-2, …, 1-nの終段1-nの出力を初段に負帰還するためのものである。帰還回路3のゲインBは、VCFのカットオフ周波数 f_c 近傍におけるレゾナンスに関連する。

ディジタルのミュージックシンセサイザ等において、このようなVCFに対応するもの(ディジタルコントロールドフィルタ)としては、FIR(フィニットインパルスレスポンス)形またはIIR(インフィニットインパルスレスポンス)形のディジタルフィルタが用いられている。

しかしながら、これらのディジタルフィルタは同時に設定すべき乗算器の係数が多く、またこれらの係数とフィルタ特性との関係が複雑なため、制御が難しいという不都合があった。

本発明者等はこのような欠点を解消するため、

過伝達関数は、

$$H(z) = \frac{\alpha}{1 - (1 - \alpha)z^{-1}} \quad \dots \dots (3)$$

で表わされる。また、カットオフ周波数 f_c は、 $\alpha (= aT)$ が1より充分に小さければ

$$f_c = \frac{\alpha f_s}{2\pi} \quad \dots \dots (4)$$

(但し、 f_s はサンプリング周波数)

で表わされる。すなわち、このディジタル一次ローパスフィルタは、アナログフィルタと殆ど同じ周波数特性を持つとともに、乗算器の係数 α とフィルタ特性との関係が単純でアナログフィルタと同じように扱い易いという長所を有している。

第10図のディジタルコントロールドフィルタにおいては、乗算器Mの係数 α および乗算器3の係数 B を設定することによって周波数特性を第1-1図のように任意に設定することができる。ここで、カットオフ周波数は、式(4)からも分かるように、乗算器Mの係数 α に依存する。また、乗算器3の係数 B は前記アナログVCFにおける

帰還回路3のゲインに対応し、フィルタのカットオフ周波数 f_c 近傍におけるレゾナンスに関連する。

【発明が解決しようとする課題】

ところで、第10図のディジタルコントロールドフィルタにおいては、 B を大きめに設定し、かつ α を1に近づけていくと、サンプリング周波数 f_s の $1/2$ の周波数の発振を生じ、 α をさらに1に近づけると、発振振幅はさらに増大する。そして、同図のフィルタは、有限語長の系であるため、入力信号はこの発振のために阻止され、出力の信号レベルが低下するという不都合があった。つまり、第12A図に示すような入力信号サンプル波形に対して、出力信号サンプル波形は第12B図に示すように発振波形が重畠されたものとなり、この振幅が前記有限の語長により定まる最大振幅を超えると、その超える部分は振幅を制限され、波形としてはクリップされ、出力信号の振幅が減少してしまう。

タを、前記複数個の単位フィルタおよび帰還回路からなる閉ループ中を挿入したことを特徴としている。

挿入フィルタとしては、バンドパスフィルタや前記一次ローパスフィルタのカットオフ周波数より高く前記標本化周波数の $1/2$ の周波数より低いカットオフ周波数を設定された別のディジタルローパスフィルタを用いることができる。

ここで、減算器とは、反転器と加算器とにより等価的に減算を行なうように構成したものである。

【作用】

前記の構成において、複数個の単位フィルタおよび帰還回路からなる部分の動作は、 $f_s/2$ の発振の問題を除けば、第10図のアナログVCFと略々同様である。前記挿入フィルタは、前記単位フィルタを動作させる標本化周波数 f_s の $1/2$ の周波数において伝達ゲインが低下してい

この発明は、上述した従来例における問題点に鑑みてなされたもので、アナログ式のボルテージコントロールドフィルタと同様の特性と使い易さを持ったディジタルコントロールドフィルタを提供することを目的とする。

【課題を解決するための手段】

前記の目的を達成するためこの発明では、ディジタル情報により任意ではあるが同一のカットオフ周波数を設定される複数個のディジタル一次ローパスフィルタ（単位フィルタ）を継続接続し、この継続回路の出力を乗算器および加減算器を用いて入力側へ帰還するよう構成されたディジタルコントロールドフィルタにおいて、前記ディジタル一次ローパスフィルタとしてアナログ一次ローパスフィルタの特性式における加算を加算器に、減算を減算器に、乗算を乗算器に、積分を累算器に各々置換してなるフィルタを用いるとともに、信号処理用の標本化周波数の $1/2$ の周波数において伝達ゲインが低下する特性の挿入フィル

る。このため、前記閉ループのループゲインは、前記挿入フィルタの存在により低下される。これにより、 $f_s/2$ の発振が防止され、あるいは振幅を低減される。一方、前記挿入フィルタのカットオフ周波数は、前記単位フィルタのカットオフ周波数より高く設定される。このため、ディジタルコントロールドフィルタとしての特性への悪影響は防止される。

また、この発明は、前記挿入フィルタを除けばアナログVCFと等価に構成されているため周波数特性は殆ど同じである。すなわち、単位フィルタにアナログVCFの制御電圧に代わる乗算係数を与えることによりカットオフ周波数 f_c を制御することができ、帰還用の乗算器の係数を変化することによりフィルタの共振特性を変えることができる。さらに、単位フィルタとして前記特開昭61-18212号に開示されたものと同様のディジタル一次フィルタを用いているため、乗算器の係数とフィルタ特性、特にカットオフ周波数 f_c との関係が単純で扱い易い。

【効果】

このようにこの発明によると、アナログVCFと同様の特性を有し、かつアナログフィルタと同様の使い易さを持ったディジタルコントロールドフィルタを実現することができる。

【実施例】

以下、この発明を実施例に基づき詳細に説明する。なお、全図を通して共通または対応する部分は同一の符号を付して表わす。

第1図は、この発明の一実施例に係るディジタルコントロールドフィルタの構成を示す。

同図のフィルタは、ディジタル一次ローパスフィルタである単位フィルタ1-1、1-2、乗算器3および減算器4、ならびにこの発明の特徴とする挿入フィルタとして第2のローパスフィルタ5を具備する。

ディジタル一次ローパスフィルタ1-1および1-2は、特開昭68-18212号の実施例に記載されているものと実質的に同じもので、アナロ

この $s - z$ 変換を施すために、 s を $1 - z^{-1}$ に、 aT を α に置換すると、

$$H(z) = \frac{\alpha}{1 - z^{-1} + \alpha} \quad \dots \dots (6)$$

になる。この式を遅延回路 Z^{-1} 、乗算器 α および加減算器 \pm を用いて回路に表わせば第2図のようになる。この回路は、係数を除算 $1/(1+\alpha)$ により求めなければならず、処理の遅れを招く場合があるから、下記のように修正する。

すなわち、現在のデータと1標本化周期前のデータとの差分 $1 - z^{-1}$ は微分を意味しており、定数 α の微分 $(1 - z^{-1}) \alpha$ は0である。これを考慮すると、上式は

$$\begin{aligned} H(z) &= \frac{\alpha}{1 - z^{-1} + \alpha - (1 - z^{-1}) \alpha} \\ &= \frac{\alpha}{1 - (1 - \alpha) Z^{-1}} \quad \dots \dots (6) \end{aligned}$$

のように書き換えることができる。この式を回路に表わせば第1および第3図のようになる。

第4図は、整合 z 変換により求めた一次ローパスフィルタの回路例を示す。

グ一 $s - z$ 変換によるラプラス伝達関数

$$H(s) = \frac{s}{s + a} \quad \dots \dots (5)$$

に適宜の $s - z$ 変換を施し、この z 関数 $H(z)$ を必要に応じて適宜簡略化した後、回路化したものである。これらのラプラス伝達関数および $s - z$ 変換は、公知である。

採用する $s - z$ 変換としては、

$$s = \frac{1 - z^{-1}}{T}$$

の変換を行なう「微分の差分近似に基づく $s - z$ 変換」や

$$s - a = 1 - z^{-1} \exp(aT) \text{ および}$$

$$(s - a + jb)(s - a - jb)$$

$$= (s - a)^2 + b^2$$

$$\rightarrow 1 - 2e^{aT} \cos(bT) z^{-1} + e^{2aT} z^{-2}$$

なる変換により変換を行なう「整合 z 変換」が好適である。

微分の差分近似に基づく $s - z$ 変換による場合は、最も簡便である。前記のラプラス伝達関数に

第1～4図のフィルタは、カットオフ周波数が $0 < \alpha < 1$ の範囲の値で与えられる係数 α に応じて決定される。そして、 α が1より充分に小さい範囲では前記の変換や近似の精度が高く、カットオフ周波数 f_c と α はほぼ比例関係となり、

$$f_c = \frac{\alpha f_s}{2\pi} \quad \dots \dots (3)$$

(但し、 f_s はサンプリング周波数)

で表わされる。したがって、この係数 α を変化することにより、カットオフ周波数を前記第1図に示すと同様に変化させることができる。このように係数 α がカットオフ周波数 f_c とほぼ比例関係となっているということは、フィルタの制御がし易いことを意味している。

第2～3図に示したフィルタは、出力端子としてOUT1およびこのOUT1を遅延回路 Z^{-1} で1標本化周期遅延させた出力を発生するOUT2を備えている。そして、第1図においてはフィルタ1の出力端子はOUT1を用いているがフィルタ2の出力端子はOUT2を用いている。これ

は、遅延回路を含まない閉ループ（ディレイフリーループ）が形成されると、正常な演算動作が行なわれないので、単位フィルタ1-1, 1-2、第2のローパスフィルタ5、乗算器3および減算器4からなる閉ループに必ず遅延回路Z⁻¹を含むようにするためである。

第1図において、第2のローパスフィルタ5は、乗算器Mの係数が $\alpha' = 1/2$ に設定され、そのカットオフ周波数 f_c がほぼ $f_s/4$ に設定されている他は、単位フィルタ1-1, 1-2と全く同様に構成されている。第5図は第2のローパスフィルタ5の周波数特性を示す。このフィルタ5は、単位フィルタ1-1, 1-2、乗算器3および減算器4からなる閉ループの、周波数 $f_s/2$ におけるループゲインを低下させ、周波数 $f_s/2$ の発振を防止し、または発振波形の振幅を低減する。

乗算器3は、単位フィルタ2の出力のうち出力OUT2を、第2のローパスフィルタ5を介して入力され、これに所定の係数Bを乗算する。

樂音の音色を制御することができる。

[変形例]

なお、この発明は、上述の実施例に限定されることなく適宜変形して実施することができる。例えば、上述においては、第2のローパスフィルタ5を単位フィルタ1-2と乗算器3との間に挿入する例について説明したが、このローパスフィルタ5の挿入位置は前記閉ループ内であればどこでもよい。例えば、第8図に示すように、単位フィルタ1-1と減算器4との間等メインの回路に挿入しても同様の効果が得られる。但し、係数Bを小さくしたときは、 α を1に近づけても発振は発生しにくいため、挿入されたフィルタの影響を受けにくいことが好ましい。このためには、挿入されるフィルタの位置は、単位フィルタ1-2と乗算器3との間、または乗算器3と減算器4との間のように帰還系内が好ましい。

また、上述においては第2のローパスフィルタ5は、特性を固定していたが、第8図に示すよう

減算器4は、入力サンプル波形信号から乗算器3の出力を減算して単位フィルタ2に入力する。この係数Bを変化することにより、フィルタ特性を前記第1-1図に示すように変化させることができる。

第6図は、この発明のデジタルコントロールドフィルタを電子楽器の音源に適用する場合の構成例を示す。同図において、6-1は例えば自然楽器音の各サンプル点データを格納したメモリからなるデジタル波形音源、6-2はこの発明のデジタルコントロールドフィルタ、6-3はこのデジタルコントロールドフィルタ6-2の出力に基いて樂音を形成する樂音形成手段である。

同図において、デジタルコントロールドフィルタ6-2は、第7図に示すように、音色制御信号として与えられるバラメータ α 制御信号（特に音高データに対応する）によりカットオフ周波数を制御され、かつバラメータB制御信号（特に音色データに対応する）によりフィルタレゾナンス特性を制御される。これらの制御により、発生する

に、係数 α （= α' ）によって特性を可変できるようにしてよい。

また、挿入されるフィルタは、第1および第8図の例に限られるものではなく、高域周波数 $f_s/2$ 付近でゲインの低下しているものであれば、例えば、バンドパスフィルタでもよい。

さらに、前記各係数（バラメータ）の制御は、対数制御であってもよい。この場合、乗算であるところを加算で処理することができ、処理を簡略化することができる。

4. 図面の簡単な説明

第1図は、この発明の一実施例に係るデジタルコントロールドフィルタの構成を示す回路図。

第2～4図は、それぞれ第1図における単位フィルタの構成例を示す回路図。

第5図は、第1図における第2のローパスフィルタの周波数特性例を示すグラフ。

第6図は、この発明の一適用例を示す電子楽器音源の回路図。

第7図は、第6図におけるディジタルコントロールドフィルタの詳細説明図。

第8図は、第1図のディジタルコントロールドフィルタの変形例を示す回路図。

第9図は、従来のアナログVCFの回路図。

第10図は、この発明に先立って検討したディジタルコントロールドフィルタの回路図。

第11図は、第1図および第10図のディジタルコントロールドフィルタの周波数特性図、そして

第12Aおよび第12B図は、第10図のディジタルコントロールドフィルタの入出力波形例を示す図である。

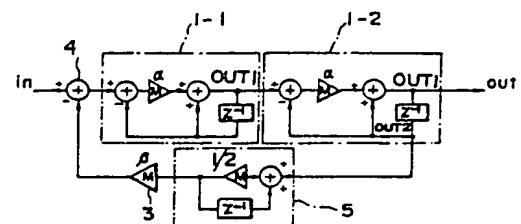
1-1, 1-2: 単位フィルタ

(ディジタル一次ローパスフィルタ)

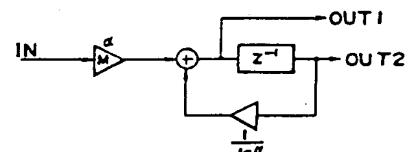
3: 乗算器

4: 「+」: 減算器

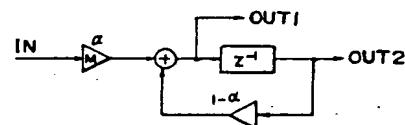
5: 第2のローパスフィルタ (挿入フィルタ)



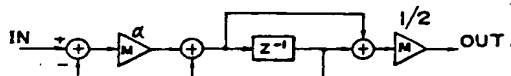
第1図



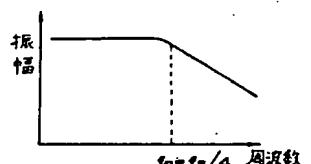
第2図



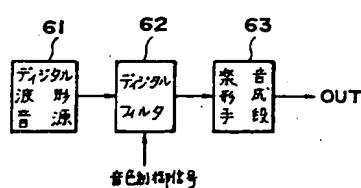
第3図



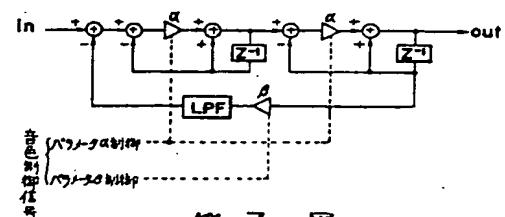
第4図



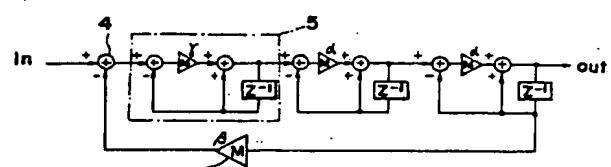
第5図



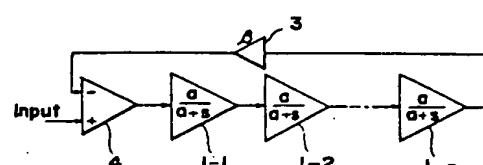
第6図



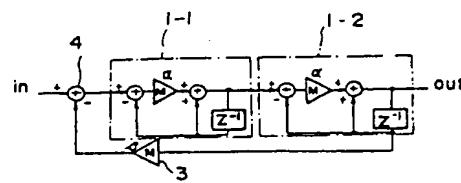
第7図



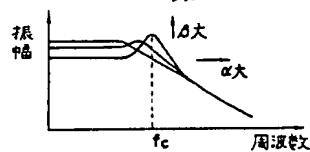
第8図



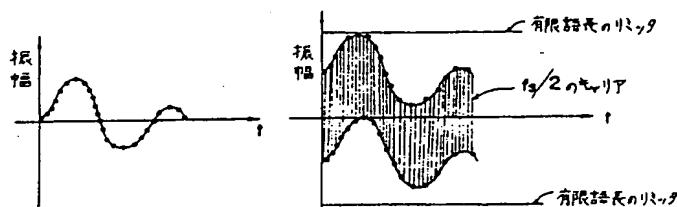
第9図



第10図



第11図



第12A図

第12B図

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.